

日本・国・特・許・厅
JAPAN PATENT OFFICE

JCP58 U.S. PRO
10/014506
12/14/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office

出願年月日

Date of Application:

2000年12月15日

#3 Pending
4/17/02
C. McKinney

出願番号

Application Number:

特願2000-382472

出願人

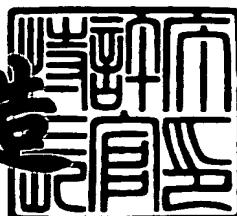
Applicant(s):

日本電気株式会社

2001年 9月 6日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3082478

【書類名】 特許願
 【整理番号】 76110375
 【提出日】 平成12年12月15日
 【あて先】 特許庁長官殿
 【国際特許分類】 G02F 1/136
 H01L 29/786

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内
 【氏名】 坂本 道昭

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内
 【氏名】 山口 裕一

【特許出願人】

【識別番号】 000004237
 【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100086645
 【弁理士】
 【氏名又は名称】 岩佐 義幸
 【電話番号】 03-3861-9711

【手数料の表示】

【予納台帳番号】 000435
 【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9001715

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置用トランジスタ基板及びその製造方法

【特許請求の範囲】

【請求項1】

透明絶縁性基板の上に、ゲート電極、ゲート絶縁膜、半導体層、ソース電極及びドレイン電極、パッシベーション膜が、記載順に積層され、対向基板との間に液晶層を充填して対向配置された液晶表示装置用トランジスタ基板において、

データ配線及びドレイン電極の下の半導体層と、ソース電極の下の半導体層を切り離したことを特徴とする液晶表示装置用トランジスタ基板。

【請求項2】

前記パッシベーション膜の上に、平坦化層、画素電極が記載順に形成され、前記画素電極は、前記平坦化層及び前記パッシベーション膜を貫くkontakteスルーホールを介して前記ドレイン電極に接続されることを特徴とする請求項1に記載の液晶表示装置用トランジスタ基板。

【請求項3】

前記パッシベーション膜の上に、凹凸層、反射電極が記載順に形成され、前記反射電極は、前記凹凸層及び前記パッシベーション膜を貫くkontakteスルーホールを介して前記ドレイン電極に接続されることを特徴とする請求項1に記載の液晶表示装置用トランジスタ基板。

【請求項4】

前記凹凸層を、前記透明絶縁性基板の上に複数本突設された、前記ゲート絶縁膜、前記半導体層、前記パッシベーション膜を積層したベース柱を覆って形成したことを特徴とする請求項3に記載の液晶表示装置用トランジスタ基板。

【請求項5】

前記パッシベーション膜の上に、遮光層及びカラーフィルタ層を設けたことを特徴とする請求項2に記載の液晶表示装置用トランジスタ基板。

【請求項6】

前記半導体層及び前記パッシベーション膜は、前記ソース電極及び前記ドレン電極を内包するように、前記ソース電極及び前記ドレン電極の外側に位置す

ることを特徴とする請求項1から5のいずれかに記載の液晶表示装置用トランジスタ基板。

【請求項7】

前記パッシベーション膜、前記半導体層、前記ゲート絶縁膜による積層構造をテープ状に形成したことを特徴とする請求項6に記載の液晶表示装置用トランジスタ基板。

【請求項8】

前記透明絶縁性基板の上に形成されて前記ゲート絶縁膜に覆われたゲート側の引き出し配線、及び前記半導体層の上に形成されて前記パッシベーション膜に覆われたデータ側の引き出し配線と、

前記透明絶縁性基板の上に形成されたゲート端子、及び前記半導体層の上に形成され一部露出した状態で前記パッシベーション膜に覆われたデータ端子と

を有することを特徴とする請求項1から7のいずれかに記載の液晶表示装置用トランジスタ基板。

【請求項9】

透明絶縁性基板の上に、ゲート電極、ゲート絶縁膜、半導体層、ソース電極及びドレイン電極、パッシベーション膜が、記載順に積層され、対向基板との間に液晶層を充填して対向配置された液晶表示装置用トランジスタ基板の製造方法において、

前記透明絶縁性基板上に、ゲート配線、前記ゲート電極及びゲート端子を形成する第1のパターニング工程と、

前記ゲート絶縁膜、前記半導体層、及びオームニックコンタクト層を連続的に積層した後、前記ソース電極、ソース配線、前記ドレイン電極、及びデータ端子を形成する第2のパターニング工程と、

前記ソース電極、前記ソース配線、前記ドレイン電極、及び前記データ端子を覆うように、前記パッシベーション膜を成膜し、前記ドレイン電極と画素電極とのコンタクトをとるコンタクトスルーホールを形成した後、同一のマスクを用いて不要な半導体層を除去することにより、前記パッシベーション膜のパターニングと前記半導体層のパターニングを同一工程で行う第3のパターニング工程と

からなることを特徴とする液晶表示装置用トランジスタ基板の製造方法。

【請求項10】

前記パッシベーション膜の成膜後、オーバーコート層を形成しコンタクトスルーホールを開口する第4のパターニング工程と、

前記オーバーコート層の上に前記画素電極を成膜する第5のパターニング工程と

を有することを特徴とする請求項9に記載の液晶表示装置用トランジスタ基板の製造方法。

【請求項11】

前記パッシベーション膜の成膜後、前記パッシベーション膜の上に凹凸層を形成し、その後コンタクトスルーホールを開口する第4のパターニング工程と、

前記凹凸層の上に反射電極となる反射膜を成膜する第5のパターニング工程とを有することを特徴とする請求項9に記載の液晶表示装置用トランジスタ基板の製造方法。

【請求項12】

透明絶縁性基板の上に、ゲート電極、ゲート絶縁膜、半導体層、ソース電極及びドレイン電極、パッシベーション膜が、記載順に積層され、対向基板との間に液晶層を充填して対向配置された液晶表示装置用トランジスタ基板の製造方法において、

前記透明絶縁性基板上に、ゲート配線、前記ゲート電極及びゲート端子を形成する第1のパターニング工程と、

前記ゲート絶縁膜、前記半導体層、及びオーミックコンタクト層を連続的に積層した後、前記ソース電極、ソース配線、前記ドレイン電極、及びデータ端子を形成する第2のパターニング工程と、

前記ソース電極、前記ソース配線、前記ドレイン電極、及び前記データ端子を覆うように、前記パッシベーション膜を成膜し、前記ドレイン電極と画素電極とのコンタクトをとるコンタクトスルーホールを形成すると共に、ベース柱を形成した後、同一のマスクを用いて不要な半導体層を除去することにより、前記パッシベーション膜のパターニングと前記半導体層のパターニングを同一工程で行う

第3のパターニング工程と

前記ベース柱及び前記パッシベーション膜の上に凹凸層を形成し、その後コントラクトスルーホールを開口する第4のパターニング工程と、

前記凹凸層の上に反射電極となる反射膜を成膜する第5のパターニング工程とからなることを特徴とする液晶表示装置用トランジスタ基板の製造方法。

【請求項13】

前記第1のパターニング工程で、ゲート側の引き出し配線及びゲート端子を形成し、

前記第2のパターニング工程で、前記ゲート側の引き出し配線を覆う前記ゲート絶縁膜、前記半導体層、データ側の引き出し配線及びデータ端子を形成し、

前第3のパターニング工程で、前記半導体層、前記データ側の引き出し配線、及び一部露出させて前記データ端子を覆う前記パッシベーション膜を形成することを特徴とする請求項9から12のいずれかに記載の液晶表示装置用トランジスタ基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、液晶表示装置用トランジスタ基板及びその製造方法に関し、特に、アクティブマトリクス型の液晶表示装置用トランジスタ基板及びその製造方法に関する。

【0002】

【従来の技術】

従来、液晶に電圧を印加する能動素子として、チャネルエッチ型の非晶質シリコン(a-Si)薄膜トランジスタ(thin film transistor:TFT)を用いたアクティブマトリクス型液晶表示装置が知られている。

【0003】

図14は、従来のアクティブマトリクス型液晶表示装置用トランジスタ基板の平面図である。図は、単位画素分を示す。図15は、図14の薄膜トランジスタ部の断面図であり、図16は、図14の端子部を示し、(a)はゲート端子部の

断面図、(b)はデータ端子部の断面図である。

【0004】

図14に示すように、a-Si TFT1は、XYマトリクスの交点の画素毎に設けられており、ゲート電極2、その上に対向配置されたソース電極3とドレイン電極4を有している。ゲート電極2はゲート配線2aに、ソース電極3はソース配線3aに、ドレイン電極4はコンタクトスルーホール5を介して画素電極6に、それぞれ接続されている。

【0005】

図15に示すように、透明絶縁性基板7aの上に形成されたゲート電極2は、ゲート絶縁膜7bに覆われており、更にゲート絶縁膜7bの上のゲート電極2と重畠する位置には、半導体層8が形成されている。半導体層8の中央部上方で隔てられたソース電極3とドレイン電極4は、オームックコンタクト層9を介して半導体層8に接続される。

【0006】

オームックコンタクト層9は、ソース電極3とドレイン電極4間にエッチング除去され、ソース電極3及びドレイン電極4と半導体層8の間にのみ形成されている。更に、ソース電極3、ドレイン電極4、オームックコンタクト層9及び半導体層8を覆って、パッシベーション膜7cが形成されている。パッシベーション膜7cを貫くコンタクトスルーホール5を介して、画素電極6となる透明導電膜とドレイン電極4が接続されている。

【0007】

このa-Si TFT1には、ゲート配線2aとゲート電極2を通してスイッチング信号が、ソース配線3aとソース電極3を通して映像信号が、それぞれ入力され、画素電極6への書き込みが行われる。

【0008】

図16に示すように、ゲート端子部((a)参照)は、透明絶縁性基板7a上のゲート電極2に接続された画素電極6を、ゲート絶縁膜7b及びパッシベーション膜7cの上に露出させて、ゲート端子2bが形成されている。データ端子部((b)参照)は、ゲート絶縁膜7bの上のデータ線に接続された画素電極6を

、パッシベーション膜7cの上に露出させて、データ端子4aが形成されている。

【0009】

図17は、図14のトランジスタ基板の製造方法を薄膜トランジスタ部について示す工程図である。図17に示すように、先ず、ガラス等の透明絶縁性基板7a上に、スパッタリング装置により、例えばアルミニウム(A1)、モリブデン(Mo)、クロム(Cr)等からなる導電層を、約100~400nmの厚さで堆積する。

【0010】

その後、フォトリソグラフィ工程により、ゲート配線(図示しない)、ゲート電極2及びゲート端子(図示しない)を形成する、第1のパターニングを行う(a)参照)。このゲート端子(図16(a)参照)は、表示用の外部信号処理基板に接続される。

【0011】

次に、シリコン窒化膜等からなるゲート絶縁膜7b、アモルファスシリコンからなる半導体層8、及びn⁺アモルファスシリコンからなるオームикコンタクト層9を、プラズマCVDによって、それぞれ400nm、300nm、50nm程度の厚さで連続的に積層する。積層後、半導体層8とオームикコンタクト層9を一括してパターニングする、第2のパターニングを行う((b)参照)。

【0012】

次に、ゲート絶縁膜7b及びオームикコンタクト層9を覆うように、スパッタリング装置によって、Mo、Cr等の導電層を約100~200nmの厚さで堆積する。堆積後、フォトリソグラフィ工程により、ソース電極3、ソース配線3a、ドレイン電極4、及びデータ端子部(図16(b)参照)を形成する第3のパターニングを行う。データ端子部のデータ端子は、表示用の外部信号処理基板に接続される。

【0013】

この第3のパターニングと共に、a-Si TFT1のチャネル部となるソース電極3とドレイン電極4の下部以外の、不要なオームикコンタクト層9を除去

する（（c）参照）。

【0014】

次に、a-Si TFT 1のバックチャネル、ソース電極3、ソース配線（データ配線）3a、ドレイン電極4、及びデータ端子（図示しない）を覆うように、プラズマCVDにより、シリコン窒化膜等の無機膜からなるパッシベーション膜7cを、約100～200nm程度の厚さで成膜する。

【0015】

成膜後、ドレイン電極4と画素電極6とのコンタクトをとるためのコンタクトスルーホール5を形成し、データ端子部（図示しない）上の不要なパッシベーション膜7c、ゲート端子（図示しない）上の不要なゲート絶縁膜7b及びパッシベーション膜7cを除去する、第4のパターニングを行う（（d）参照）。

【0016】

更に、画素電極6となる透明導電膜を、スパッタリング装置で成膜し、第5のパターニングを行う（（e）参照）。

【0017】

このように、アクティブマトリクス基板は、上述した5つのパターニング工程（（a）から（e）参照）を経て製造される。このアクティブマトリクス基板と、カラーフィルタ層及び電極を設けたもう1枚の基板とを組み合わせた、2枚の基板に液晶を挟んで、液晶表示装置を形成する。

【0018】

この従来の液晶表示装置に対し、アクティブマトリクス基板に有機膜を設けることによって液晶表示装置の性能を高める技術の開発が、近年盛んになっている。

【0019】

例えば、アクティブマトリクス基板上に有機膜の平坦化層を設けることにより、液晶のディスクリネーションを制御し、液晶の表示性能を高める技術（有機層間分離技術）が、特開平6-242433号公報に開示されている。

【0020】

また、アクティブマトリクス基板にカラーフィルタ層を設けることにより、開

口率を高める技術（カラーフィルタオンTFT技術）が、特開平8-122824号公報に開示されている。

【0021】

更に、アクティブマトリクス基板に有機膜による凹凸を形成し、その上に反射電極を設けることで、映り込みの少ない良好な反射型液晶表示装置を製造する方法（凹凸反射板形成技術）が、特開平5-232465号公報に開示されている。

【0022】

以下、一例として、有機層間分離技術によるアクティブマトリクス基板の製造方法を説明する。なお、特開平6-242433号公報においては、多結晶シリコン（p-Si）をスイッチング素子とした技術を開示しているが、ここでは、従来技術との整合上、スイッチング素子としてチャネルエッチ型a-Si TFTを用いたものについて説明する。

【0023】

このアクティブマトリクス基板の場合、パッシベーション膜7c上には、厚膜の平坦化層が設けられ、平坦化層上には、更に、画素電極6となる透明導電膜が設けられている。この透明導電膜は、平坦化層及びパッシベーション膜7cを貫くコンタクトスルーホール5を介して、ドレイン電極4に接続される。

【0024】

次に、有機層間分離技術によるアクティブマトリクス基板の製造方法について説明する。パッシベーション膜の形成工程である第4のパターニング（図17（d））までは、上記従来技術と同じであるため説明を省略する。

【0025】

第4のパターニングの後、平坦化層を形成する。具体的には、アクリル樹脂等からなる透明な感光性レジストをスピンドルコート法で塗布した後、フォトリソグラフィ工程により、コンタクトスルーホール6のために平坦化層を開口する第5のパターニングを行う。

【0026】

最後に、図17（e）に示すように、画素電極6となる透明導電膜をスパッタ

リング装置で成膜し、第6のパターニングを行う。

【0027】

【発明が解決しようとする課題】

しかしながら、有機層間分離技術によるアクティブマトリクス基板の製造方法においては、平坦化層を形成するための1工程分だけパターニング工程が多くなる。このため、製造工程が複雑化してコストアップをもたらし、生産性の低下が避けられない。

【0028】

これは、カラーフィルタオンTFT技術や凹凸反射板形成技術においても同様であり、それぞれカラーフィルタ層やオーバーコート層形成工程、凹凸層形成工程分だけ、製造工程が複雑化し生産性が低下してしまう。

【0029】

この発明の目的は、トランジスタ基板に有機膜を設けて性能を高めた液晶表示装置を、より少ない製造工程数により製造することができ、生産性を向上させることができる液晶表示装置用トランジスタ基板及びその製造方法を提供することである。

【0030】

【課題を解決するための手段】

上記目的を達成するため、この発明に係る液晶表示装置用トランジスタ基板は、透明絶縁性基板の上に、ゲート電極、ゲート絶縁膜、半導体層、ソース電極及びドレイン電極、パッシベーション膜が、記載順に積層され、対向基板との間に液晶層を充填して対向配置された液晶表示装置用トランジスタ基板において、データ配線及びドレイン電極の下の半導体層と、ソース電極の下の半導体層を切り離したことを特徴としている。

【0031】

上記構成を有することにより、透明絶縁性基板の上に、ゲート電極、ゲート絶縁膜、半導体層、ソース電極及びドレイン電極、パッシベーション膜を積層して形成された液晶表示装置用トランジスタ基板は、データ配線及びドレイン電極の下の半導体層と、ソース電極の下の半導体層が切り離された構造を有することに

なる。これにより、トランジスタ基板に有機膜を設けて性能を高めた液晶表示装置を、より少ない製造工程数により製造することができ、生産性を向上させることができる。

【0032】

また、この発明に係る液晶表示装置用トランジスタ基板の製造方法により、上記液晶表示装置用トランジスタ基板を実現することができる。

【0033】

【発明の実施の形態】

以下、この発明の実施の形態について図面を参照して説明する。

(第1の実施の形態)

図1は、この発明の第1の実施の形態に係る液晶表示装置の表示パネルの概略平面図である。この液晶表示装置は、XYマトリクスの交点の画素毎に、能動素子としての非晶質シリコン薄膜トランジスタ(a-Si TFT)が設けられたアクティブマトリクス型液晶表示装置である。

【0034】

図1に示すように、表示パネル10は、対向配置された一対の透明ガラス基板からなるTFT基板11と対向基板12の間隙に、液晶層を充填して形成されている。TFT基板11の対向表面側には、a-Si TFT、画素電極、平坦化層及び各種配線等が設けられ、対向基板12の対向表面側には、共通電極、カラー フィルタ層及び遮光幕等が設けられている。

【0035】

TFT基板11の周縁部には、ゲート端子13或いはデータ端子14が設けられており、各端子13, 14は、それぞれ引き出し配線15を介して表示用の外部信号処理基板(図示しない)に接続される。

【0036】

そして、TFT基板11の画素電極と対向基板12の共通電極との間に、画像信号電圧を印加することにより、両電極間の液晶層の電気光学的状態を制御して表示パネル10の光透過状態を変化させ、表示部10aに所定の画像を表示する。

【0037】

図2は、図1のTFT基板の平面図である。図は、単位画素分を示す。図2に示すように、a-Si TFT 16は、格子状に配置されたゲート配線17とデータ配線（ソース配線）18の交点の画素毎に設けられ、ゲート電極（図示しない）、及びゲート電極の上に半導体層19を介して対向配置されたソース電極20とドレイン電極21を有している。

【0038】

ドレイン電極21は、そのほぼ半分が、ゲート配線17に並設されたストレージ配線22の上に重なり合うように、L字状に形成されている。このドレイン電極21はコンタクトスルーホール23を介して画素電極24に、ゲート電極はゲート配線17に、ソース電極20はデータ配線18に、それぞれ接続されている。

【0039】

a-Si TFT 16には、ゲート配線17、ゲート電極を通してスイッチング信号が、データ配線18、ドレイン電極21を通して映像信号が、それぞれ入力され、画素電極24への書き込みが行われる。

【0040】

図3は、図2の各部断面構造を示し、(a)はA-A線に沿う断面図、(b)はB-B線に沿う断面図、(c)はC-C線に沿う断面図、(d)はD-D線に沿う断面図である。

【0041】

図3(a)に示すように、a-Si TFT 16の透明絶縁性基板25の上には、ゲート電極26が形成され、このゲート電極26を覆ってゲート絶縁膜27が、更にゲート絶縁膜27の上に半導体層19が形成されている。

【0042】

半導体層19の上には、半導体層19の中央部上方に設けたa-Si TFT 16のバックチャネルで隔てられた、ソース電極20とドレイン電極21が形成されている。ソース電極20とドレイン電極21は、オーミックコンタクト層（図示しない）を介して半導体層19に接続される。オーミックコンタクト層は、ソ

ース電極20とドレイン電極21間がエッチング除去され、ソース電極20及びドレイン電極21と半導体層19の間にのみ形成される。

【0043】

これらソース電極20、ドレイン電極21及び半導体層19は、パッシベーション膜28に覆われ、このパッシベーション膜28の上には、厚膜の有機膜からなる平坦化層29が形成される。平坦化層29の上には、ドレイン電極21の上方に位置して、画素電極24となる透明導電膜が形成されている。

【0044】

透明絶縁性基板25上の画素電極24迄の積層構造によりTFT基板11が形成され、このTFT基板11との間に液晶層30を介して、液晶層30に向かう透明絶縁性基板31の下に遮光層32と共に通電極33が記載順に積層された対向基板12が形成される。

【0045】

図3(b)に示すように、a-Si TFT16の半導体層19、ドレイン電極21及びパッシベーション膜28は、ストレージ(保持容量)電極34の上まで延ばされている。ストレージ電極34は、透明絶縁性基板25の上に形成されゲート絶縁膜27に覆われている。

【0046】

ストレージ電極34上方の、a-Si TFT16に続くパッシベーション膜28及び平坦化層29には、これらを貫くコンタクトスルーホール23、35が開けられている。このコンタクトスルーホール23、35を介して、画素電極24とドレイン電極21が接続される。

【0047】

また、対向基板12の遮光層32は、ストレージ電極34上方手前でカラーフィルタ層36に接しており、ストレージ電極34上方の対向基板12は、透明絶縁性基板31の下にカラーフィルタ層36と共に通電極33が記載順に積層された構造を有している。

【0048】

即ち、半導体層19及びパッシベーション膜28は、ソース電極20及びドレ

イン電極21を内包するように、ソース電極20及びドレイン電極21の外側に位置している。また、パッシベーション膜28、半導体層19、ゲート絶縁膜27による積層構造を、上向きのテープ状に形成している。

【0049】

a-Si TFT16には、ゲート配線17、ゲート電極26を通してスイッチング信号が、データ配線18、ドレイン電極21を通して映像信号が、それぞれ入力され、画素電極24への書き込みが行われる。

【0050】

図3(c)に示すように、データ配線18は、透明絶縁性基板25上に、ゲート絶縁膜27、半導体層19、データ配線18、パッシベーション膜28の順に積層されて形成され、更に、平坦化層29に覆われている。図3(d)に示すように、ゲート配線17は、透明絶縁性基板25上に形成され、平坦化層29に覆われている。

【0051】

図4は、図1の引き出し配線及び端子部の各断面構造を示し、(a)は引き出し配線の断面図、(b)は端子部の断面図である。図4(a)に示すように、引き出し配線15は、透明絶縁性基板25上に、ゲート側の引き出し配線15a、ゲート絶縁膜27、半導体層19、パッシベーション膜28の順に積層されて形成され、また、透明絶縁性基板25上に、ゲート絶縁膜27、半導体層19、データ側の引き出し配線15b、パッシベーション膜28の順に積層されて形成される。

【0052】

図4(b)に示すように、端子部は、透明絶縁性基板25上に、ゲート端子13が形成され、また、透明絶縁性基板25上に、ゲート絶縁膜27、半導体層19、データ端子14、データ端子14を一部露出させたパッシベーション膜28の順に積層されて形成される。

【0053】

図5は、図1のTFT基板の製造方法を薄膜トランジスタ部について示す工程図である。図5に示すように、先ず、ガラス等の透明絶縁性基板25上に、スパ

ッタリング装置により、例えばアルミニウム（A1）、モリブデン（Mo）、クロム（Cr）等からなる導電層を、約100～400nmの厚さで堆積する。

【0054】

その後、フォトリソグラフィ工程により、ゲート配線（図示しない）、ゲート電極26及びゲート端子13を形成する、第1のパターニングを行う（（a）参照）。

【0055】

次に、シリコン窒化膜等からなるゲート絶縁膜27、アモルファスシリコンからなる半導体層19、及び n^+ アモルファスシリコンからなるオーミックコンタクト層（図示しない）を、プラズマCVDによって、それぞれ約400nm、約300nm、約50nm程度の厚さで連続的に積層する。積層後、更に、これらを覆うように、スパッタリング装置によって、Mo、Cr等からなる導電層を約100～200nmの厚さで堆積する。

【0056】

堆積後、フォトリソグラフィ工程により、ソース電極20、ソース配線18、ドレイン電極21、及びデータ端子部（図4（b）参照）を形成する第2のパターニングを行う。

【0057】

この第2のパターニングと共に、a-Si TFT16のチャネル部となるソース電極20とドレイン電極21の下部以外の、不要なオーミックコンタクト層を除去する（（b）参照）。

【0058】

次に、a-Si TFT16のバックチャネル、ソース電極20、ソース配線（データ配線）18、ドレイン電極21、及びデータ端子14を覆うように、プラズマCVDにより、シリコン窒化膜等の無機膜からなるパッシベーション膜28を、約100～200nm程度の厚さで成膜する。

【0059】

成膜後、ドレイン電極21と画素電極24とのコンタクトをとるためのコンタクトスルーホール23を形成し、データ端子14上の不要なパッシベーション膜

28と、ゲート端子13上の不要なゲート絶縁膜27及びパッシベーション膜28を除去する。

【0060】

その後、レジストを剥離することなく同一のマスクを用いて、データ配線18・ドレイン電極21の下の半導体層19とソース電極20の下の半導体層19を切り離すための不要な半導体層19や、ゲート配線17上の不要な半導体層19を除去する。

【0061】

このように、パッシベーション膜28のパターニングと半導体層19のパターニングを同一工程で行う、第3のパターニングを行う（（c）参照）。

【0062】

ここで、パッシベーション膜28と半導体層19のエッチングは、例えば、バッファードフッ酸（BHF）を用いて、パッシベーション膜28をウェットエッチングによりオーバーエッチング気味に行い、レジストから後退させた後、反応性のドライエッチング（RIE）により半導体層19・ゲート絶縁膜27層のエッチングを行う。これにより、良好なテーパ形状を得ることができる。

【0063】

また、エッチング条件を調節してドライエッチングを行うことにより、パッシベーション膜28、半導体膜28及びゲート絶縁膜27を一括してエッチングしてもよい。

【0064】

次に、オーバーコート層を形成する。具体的には、アクリル樹脂等からなる透明な感光性レジストをスピンドルコート法で塗布した後、フォトリソグラフィ工程によりオーバーコート層（平坦化層）29にコンタクトスルーホール35を開口する、第4のパターニングを行う（（d）参照）。

【0065】

最後に、オーバーコート層29の上に画素電極24となる透明導電膜をスパッタリング装置で成膜し、第5のパターニングを行う（（e）参照）。

【0066】

このとき、第1のパターニング工程で、ゲート側の引き出し配線15a及びゲート端子13を形成し、第2のパターニング工程で、ゲート側の引き出し配線15aを覆うゲート絶縁膜27、半導体層19、データ側の引き出し配線15b及びデータ端子14を形成し、第3のパターニング工程で、半導体層19、データ側の引き出し配線15b、及び一部露出させてデータ端子14を覆うパッシベーション膜28を形成する。

【0067】

上述したように、第1の実施の形態においては、パッシベーション膜28の形成と半導体層19の形成を、同一のパターニング工程で行ったことにより、従来の有機層間分離型のアクティブマトリクス基板の製造方法に比べ、パターニング工程を1工程削減することができる。

【0068】

これにより、製造工程を簡略化することができ、低コスト・高スループットで表示性能のよい、アクティブマトリクス型液晶表示装置を製造することができる。

【0069】

また、前述の通り、平坦化層29を兼ねるオーバーコート膜が、一括ドライエッティングにより成膜されることで、データ配線18やa-Si TFT16の段差を被覆できると同時に、ゲート配線17を直接保護することができる。また、オーバーコート膜なしでは、半導体層19の側面が剥き出しとなるためサイドリーグ等が懸念されるのに対し、オーバーコート膜を設けたことにより、半導体層19の側面を保護することができる。

【0070】

更に、一括ドライエッティングにより、パッシベーション膜28・半導体層19・ゲート絶縁膜27が良好なエッティング形状とならなかった場合にも、オーバーコート膜がそれらを平坦化してしまうため、喻えエッティング形状が劣化したとしても製造不良となることが少ない。

【0071】

この第1の実施の形態では、オーバーコート膜として感光性のアクリル膜を用

いたが、非感光性のアクリルを用い、パターニングをエッチングにより行ってもよい。

【0072】

また、半導体層19のサイドリークを抑制するために、オーバーコート膜として、感光性や非感光性のポリシラザン、シロキサン、ベンゾシクロプロテン（BCB）等のSi系の有機膜を用いてもよい。

(第2の実施の形態)

図6は、この発明の第2の実施の形態に係る液晶表示装置のTFT基板の平面図である。図は、単位画素分を示す。この液晶表示装置は、反射型のアクティブマトリクス型液晶表示装置である。

【0073】

図6に示すように、能動素子としてのa-Si TFT16は、ゲート配線17とデータ配線18に囲まれた空間に合わせて、ほぼ矩形状に形成されたドレイン電極37を有している。このドレイン電極37は、コンタクトスルーホール23, 35を介して、後述する反射電極41に接続される。また、半導体層19は、ドレイン電極37に対応して形成されている。その他の構成及び作用は、図2に示すTFT基板と同様である。

【0074】

図7は、図6の各部断面構造を示し、(a)はA-A線に沿う断面図、(b)はB-B線に沿う断面図である。図7に示すように、a-Si TFT16の透明絶縁性基板25の上には、ゲート電極26が形成され、このゲート電極26を覆ってゲート絶縁膜27が、更にゲート絶縁膜27の上に半導体層19が形成されている。

【0075】

半導体層19の上には、半導体層19の中央部上方に設けたa-Si TFT16のバックチャネルで隔てられた、ソース電極20とドレイン電極37が形成されている((a)参照)。ソース電極20とドレイン電極37は、オームックコンタクト層(図示しない)を介して半導体層19に接続される。オームックコンタクト層は、ソース電極20とドレイン電極37間にエッチング除去され、ソ

ス電極20及びドレイン電極37と半導体層19の間にのみ形成される。

【0076】

これらソース電極20、ドレイン電極37及び半導体層19は、パッシベーション膜28に覆われており、このパッシベーション膜28を覆って、厚膜の凹凸層39が形成されている。この凹凸層39は、パッシベーション膜28の上に突設された複数のベース柱40をベースにして形成される（（b）参照）。

【0077】

更に、凹凸層39の上には、反射電極41となる反射膜が形成されており、この反射電極41は、凹凸層39を貫くコンタクトスルーホール35、及びパッシベーション膜28を貫くコンタクトスルーホール23を介して、ドレイン電極37に接続されている（（b）参照）。

【0078】

このa-Si TFT 16には、ゲート配線17、ゲート電極25を通してスイッチング信号が、データ配線18、ドレイン電極37を通して映像信号が、それぞれ入力され、反射電極41への書き込みが行われる。

【0079】

図8は、図6のTFT基板の製造方法を薄膜トランジスタ部について示す工程図である。ここで、パッシベーション膜28を形成する工程（（a）～（c）参照）までは、第1の実施の形態と同様なので、説明を省略する。

【0080】

第3のパターニングにより、パッシベーション膜28を成膜した後、パッシベーション膜28の上にベース柱40を形成し、凹凸層39を形成する。凹凸層39は、ベースとなるアクリル樹脂等からなる透明な感光性レジストを、スピンドル法で塗布・露光・現像・焼成により形成する。

【0081】

感光性レジスト形成後、それらを覆うように、ベースの凹凸層39より薄い膜からなる感光性のオーバーコート膜を塗布し、フォトリソグラフィ工程によりコンタクトスルーホール35を開口する。

【0082】

このような2層プロセスを経て、凹凸層39を形成するための第4のパターニングを行う（(d) 参照）。

【0083】

また、凹凸層39を形成するための第4のパターニングは、凹凸層39とコンタクトスルーホール35を、グレイトーンマスク等を用いて、凹凸層39の感光量とコンタクトスルーホール35の露光量を変えることにより形成する、1層プロセスで行ってもよい。

【0084】

最後に、凹凸層39の上に、反射電極41となる反射膜を、アルミニウム(A1)や銀(Ag)等をスパッタリング装置で成膜する、第5のパターニングを行う（(e) 参照）。

（第3の実施の形態）

図9は、この発明の第3の実施の形態に係る液晶表示装置のTFT基板の平面図である。図は、単位画素分を示す。この液晶表示装置は、反射型のアクティブマトリクス型液晶表示装置である。

【0085】

図9に示すように、能動素子としてのa-Si TFT16は、そのほぼ半分が、ゲート配線17に並設されたストレージ配線22の上に重なり合うように、L字状に形成されたドレイン電極21を有している。また、凹凸層39のベースとなる角柱状の複数のベース柱42が設けられている。その他の構成及び作用は、図6に示すTFT基板と同様である。

【0086】

図10は、図9の各部断面構造を示し、(a)はA-A線に沿う断面図、(b)はB-B線に沿う断面図である。図10に示すように、コンタクトスルーホール23、35は、ストレージ電極34の上に設けられている。

【0087】

透明絶縁性基板25の上には、パッシベーション膜28の上に突設されたベース柱40の代わりに、ゲート絶縁膜27、半導体層19、パッシベーション膜28が記載順に積層されて形成された、角柱状のベース柱42が突設されている（

(b) 参照)。

【0088】

このベース柱42の上には、オーバーコート層が設けられ、a-Si TFT 16等の段差を被覆すると共に、ベース柱42をベースとして凹凸層39が形成される((a), (b) 参照)。更に、凹凸層39の上には、反射電極41となる反射膜が、凹凸層39を貫くコンタクトスルーホール35、及びパッシベーション膜28を貫くコンタクトスルーホール23を介して、ドレイン電極21に接続されている((b) 参照)。その他の構成は、図7に示す各部断面構造と同様である。

【0089】

図11は、図9のTFT基板の製造方法を薄膜トランジスタ部について示す工程図である。

【0090】

ここで、第3のパターニング((c) 参照)におけるa-Si TFT 16の形成時に、ゲート絶縁膜27、半導体層19及びパッシベーション膜28からなる積層構造を有するベース柱42を形成し、第4のパターニング((d) 参照)において、このベース柱42をベースにする凹凸層39を形成する他は、図8に示す製造工程と同様なので、説明を省略する。

【0091】

この第3の実施の形態に示す製造方法の場合、第2の実施の形態に示す製造方法よりも、更にプロセス数を削減することができる。

(第4の実施の形態)

図12は、この発明の第4の実施の形態に係る液晶表示装置のTFT基板の平面図である。図は、単位画素分を示す。この液晶表示装置は、カラーフィルタオンTFT(COT)型のアクティブラトリクス型液晶表示装置である。

【0092】

図12に示すように、能動素子としてのa-Si TFT 16は、そのほぼ半分が、ゲート配線17に並設されたストレージ配線22の上に重なり合うように、L字状に形成されたドレイン電極21を有しており、図2に示すTFT基板と同

様である。

【0093】

図13は、図12の各部断面構造を示し、(a)はA-A線に沿う断面図、(b)はB-B線に沿う断面図である。図13に示すように、TFT基板11と対向基板12は、対向配置された一対の透明ガラス基板からなり、両基板11, 12の間隙には、液晶層30が充填されている。

【0094】

TFT基板11の透明ガラス基板(透明絶縁性基板25)の対向表面側には、a-Si TFT16、画素電極24、遮光層32、カラーフィルタ層36、オーバーコート層(平坦化層)43、及び各種配線(図示しない)等が設けられ、対向基板12の透明ガラス基板(透明絶縁性基板31)の対向表面側には、共通電極33が設けられている。

【0095】

即ち、遮光層32及びカラーフィルタ層36は、対向基板12ではなくTFT基板11に形成されている。その他の構成及び作用は、図3に示す第1の実施の形態と同様である。

【0096】

パッシベーション膜28の上には、遮光層32とカラーフィルタ層36の一部が形成され、更に、遮光層32及びカラーフィルタ層36を保護するためのオーバーコート層43が形成されている。このオーバーコート層43の上には、画素電極24となる透明導電膜が形成され、画素電極24は、オーバーコート層43を貫くコンタクトスルーホール35、及びパッシベーション膜28を貫くコンタクトスルーホール23を介して、ドレイン電極21に接続されている。

【0097】

この画素電極24と共通電極33との間に画像信号電圧を印加して、両電極24, 33間の液晶層30の電気光学的状態を制御することにより、表示パネル10の光透過状態を変化させ、表示部10aに所定の画像を表示する。

【0098】

第4の実施の形態に係るアクティブマトリクス基板の製造方法については、遮

光層32やカラーフィルタ層36を、通常のフォトリソグラフィ工程によりTFT基板11にパターニング形成する他は、第1の実施の形態と同様であるため、説明を省略する。

【0099】

上述したように、この発明に係るアクティブマトリクス型液晶表示装置の製造方法においては、半導体層19のパターニングを、ソース電極20形成後のパッシベーション膜28のパターニングと同時に行うため、データ配線19、ドレイン電極21・ソース電極20の下に半導体層19が位置する構成となる。

【0100】

ここで、a-Si TFT部、即ち、半導体層19の下にゲート電極26がある領域以外は、半導体層19がフローティング状態となり制御できないので、半導体層19のリークが問題となる。そのため、データ配線19・ドレイン電極21とソース電極20が、ゲート電極26のない領域で繋がっている構成では、半導体層19のリークにより、画素電極24に保持されている電荷が逃げてしまうために好ましくない。

【0101】

そこで、ゲート電極26がない領域では、データ配線19・ドレイン電極21の下の半導体層19とソース電極20の下の半導体層19は、切り離すようパッシベーション膜28のパターニングを行う。

【0102】

また、ゲート配線17とデータ配線19のショートを防ぐために、データ配線・ドレイン・ソース電極パターンよりも半導体パターンの方を大きくしている。

【0103】

また、ゲート配線17の上(a-Si TFT部以外)のゲート絶縁膜27・半導体層19・パッシベーション膜28は、全て除去され、除去後は、オーバーコート層により被覆され保護されている。このオーバーコート層は、TFT基板の段差を被覆し平坦化する機能を有すると共に、ゲート配線17を保護し半導体層19の端部を保護して、a-Si TFT16のサイドリークを抑制する機能も有する。

【0104】

このように、この発明によれば、透明絶縁性基板上にゲート電極を形成した後、ゲート絶縁膜、更に半導体層を全面に形成し、その上にドレイン電極をパターニングして、その上にパッシベーション膜を形成し、その後、トランジスタ領域の分離とコンタクトスルーホールを同時に形成する。

【0105】

つまり、パッシベーション膜、アイランド及びコンタクトを形成するフォトリソグラフィ工程を一つの工程に統合したことにより、平坦化層形成工程、或いはカラーフィルタ層やオーバーコート層形成工程を削減することができるため、製造工程が複雑化せず生産性の低下をもたらさない。

【0106】

よって、アクティブマトリクス基板に有機膜を設けることによって液晶表示装置の性能を高めることができる、有機層間分離型やカラーフィルタオンTFT(COT)型或いは反射型のアクティブマトリクス型液晶表示装置を、低成本・高スループットで作成することができる。

【0107】

【発明の効果】

以上説明したように、この発明によれば、透明絶縁性基板の上に、ゲート電極、ゲート絶縁膜、半導体層、ソース電極及びドレイン電極、パッシベーション膜を積層して形成された液晶表示装置用トランジスタ基板は、データ配線及びドレイン電極の下の半導体層と、ソース電極の下の半導体層が切り離された構造を有することになるので、トランジスタ基板に有機膜を設けて性能を高めた液晶表示装置を、より少ない製造工程数により製造することができ、生産性を向上させることができる。

【0108】

また、この発明に係る液晶表示装置用トランジスタ基板の製造方法により、上記液晶表示装置用トランジスタ基板を実現することができる。

【図面の簡単な説明】

【図1】

この発明の第1の実施の形態に係る液晶表示装置の表示パネルの概略平面図である。

【図2】

図1のTFT基板の平面図である。

【図3】

図2の各部断面構造を示し、(a)はA-A線に沿う断面図、(b)はB-B線に沿う断面図、(c)はC-C線に沿う断面図、(d)はD-D線に沿う断面図である。

【図4】

図1の引き出し配線及び端子部の各断面構造を示し、(a)は引き出し配線の断面図、(b)は端子部の断面図である。

【図5】

図1のTFT基板の製造方法を薄膜トランジスタ部について示す工程図である

【図6】

この発明の第2の実施の形態に係る液晶表示装置のTFT基板の平面図である

【図7】

図6の各部断面構造を示し、(a)はA-A線に沿う断面図、(b)はB-B線に沿う断面図である。

【図8】

図6のTFT基板の製造方法を薄膜トランジスタ部について示す工程図である

【図9】

この発明の第3の実施の形態に係る液晶表示装置のTFT基板の平面図である

【図10】

図9の各部断面構造を示し、(a)はA-A線に沿う断面図、(b)はB-B線に沿う断面図である。

【図11】

図9のTFT基板の製造方法を薄膜トランジスタ部について示す工程図である

【図12】

この発明の第4の実施の形態に係る液晶表示装置のTFT基板の平面図である

【図13】

図12の各部断面構造を示し、(a)はA-A線に沿う断面図、(b)はB-B線に沿う断面図である。

【図14】

従来のアクティブマトリクス型液晶表示装置用トランジスタ基板の平面図である。

【図15】

図14の薄膜トランジスタ部の断面図である。

【図16】

図14の端子部を示し、(a)はゲート端子部の断面図、(b)はデータ端子部の断面図である。

【図17】

図14のトランジスタ基板の製造方法を薄膜トランジスタ部について示す工程図である。

【符号の説明】

10 表示パネル

10a 表示部

11 TFT基板

12 対向基板

13 ゲート端子

14 データ端子

15 引き出し配線

15a ゲート側の引き出し配線

15 b データ側の引き出し配線

16 a-Si TFT

17 ゲート配線

18 データ配線

19 半導体層

20 ソース電極

21, 37 ドレイン電極

22 ストレージ配線

23, 35 コンタクトスルーホール

24 画素電極

25, 31 透明絶縁性基板

26 ゲート電極

27 ゲート絶縁膜

28 パッシベーション膜

29 平坦化層

30 液晶層

32 遮光層

33 共通電極

34 ストレージ電極

36 カラーフィルタ層

39 凹凸層

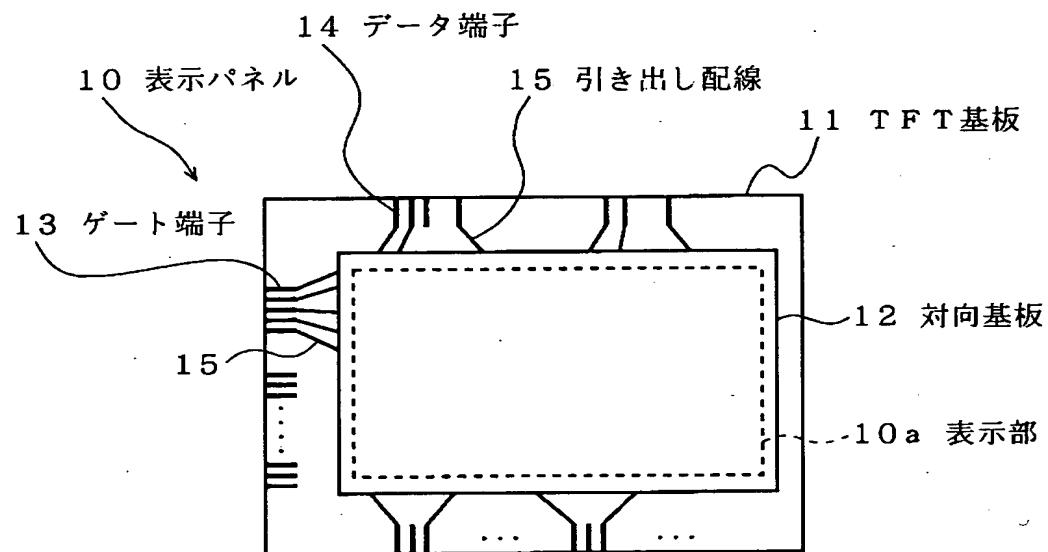
40, 42 ベース柱

41 反射電極

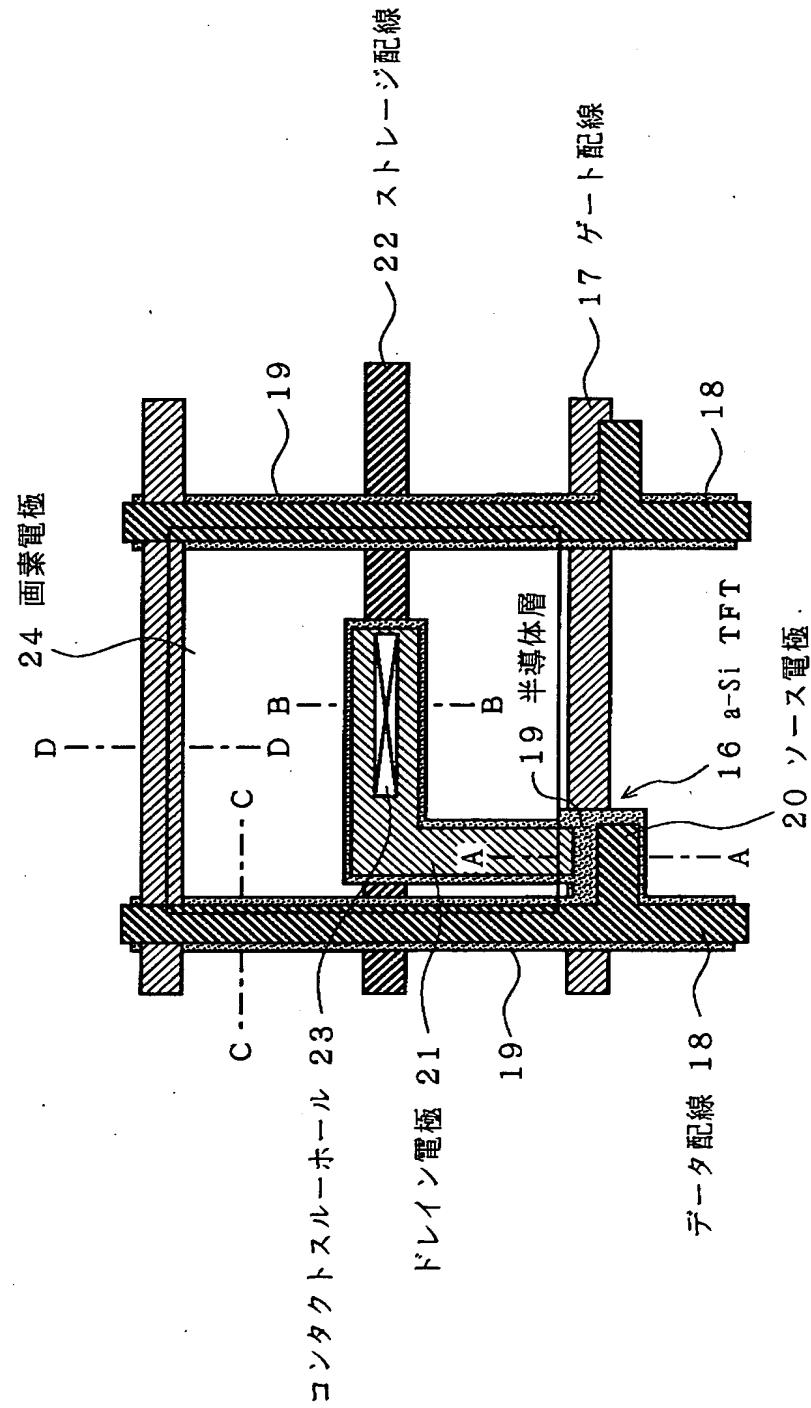
43 オーバーコート層

【書類名】 図面

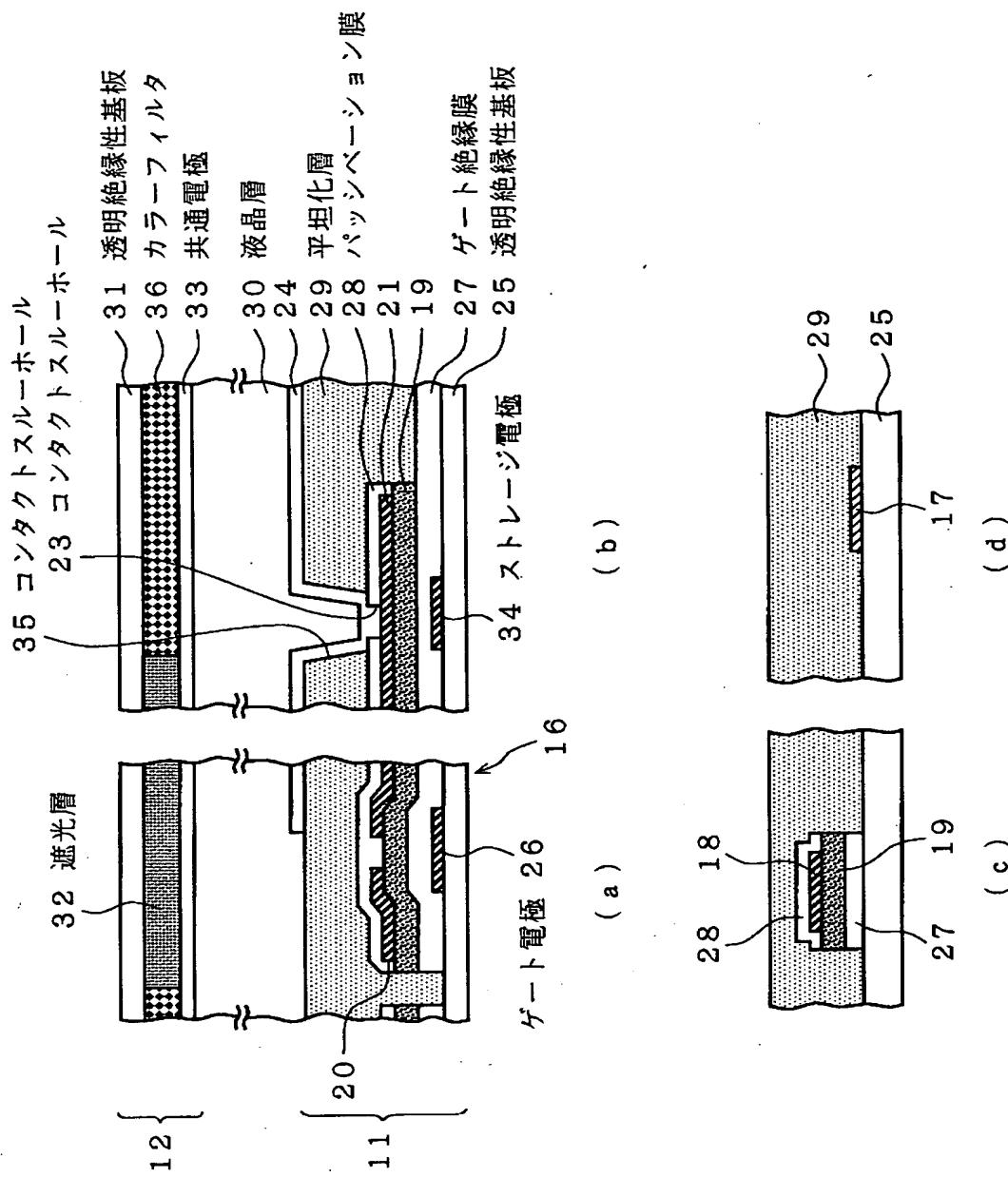
【図1】



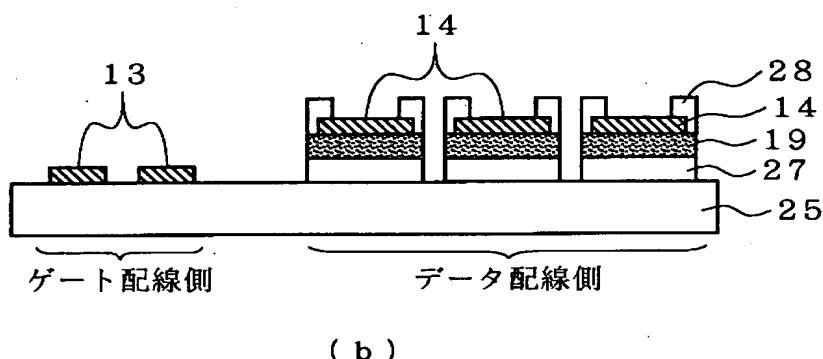
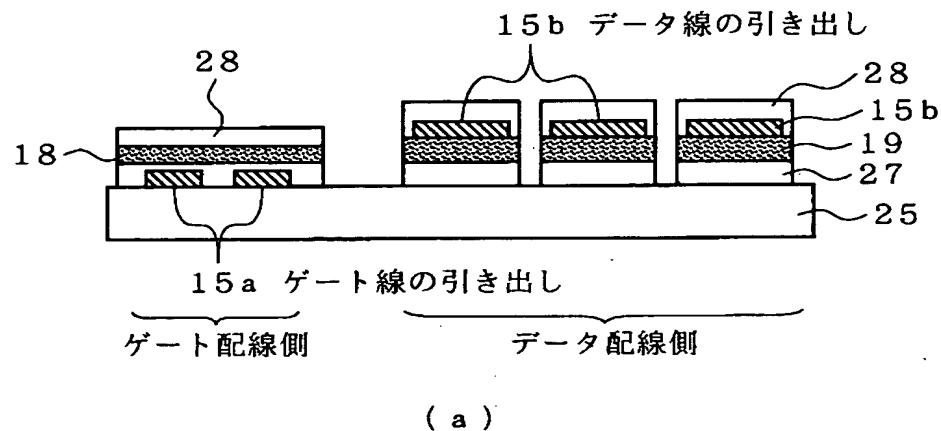
【図2】



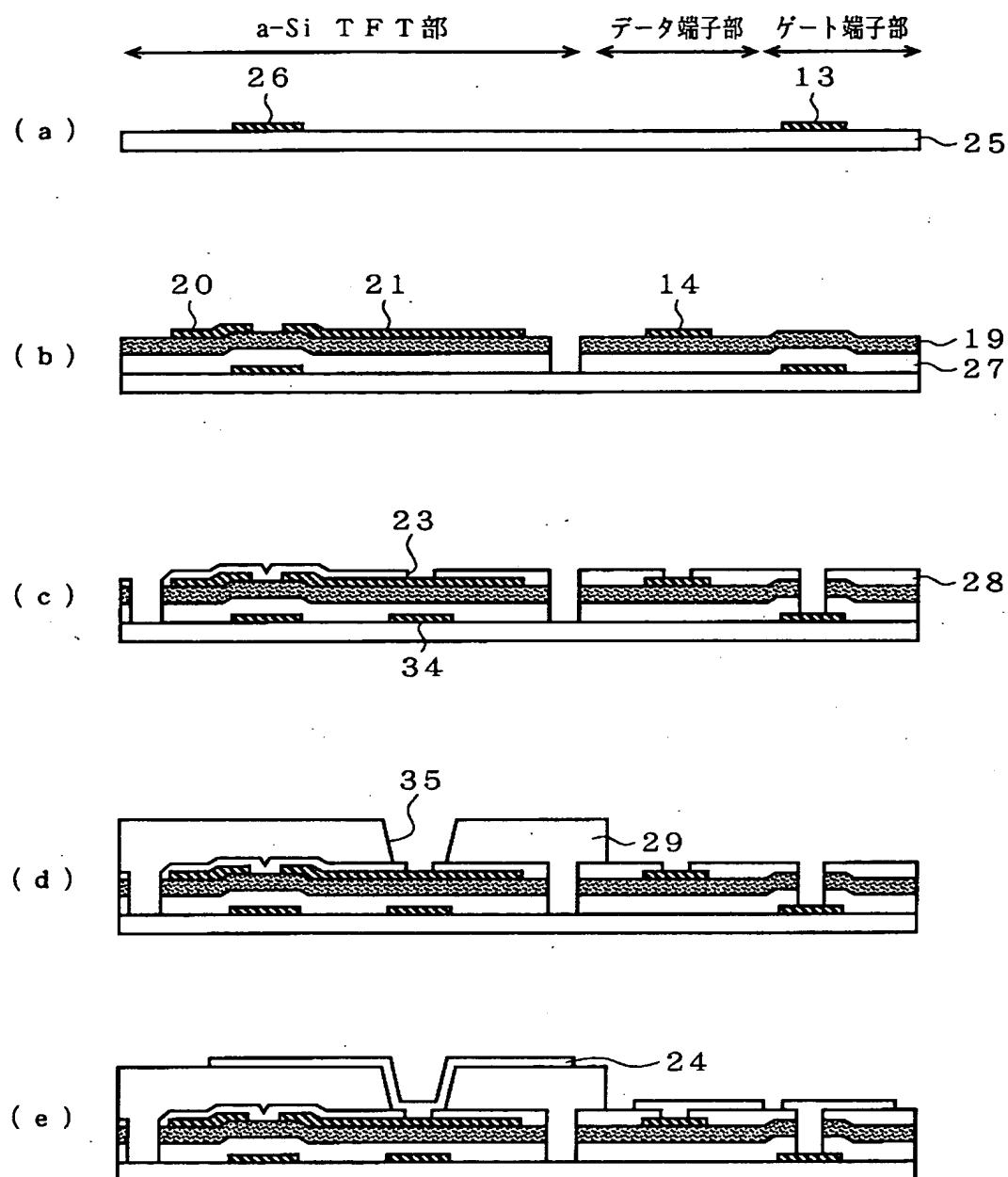
【図3】



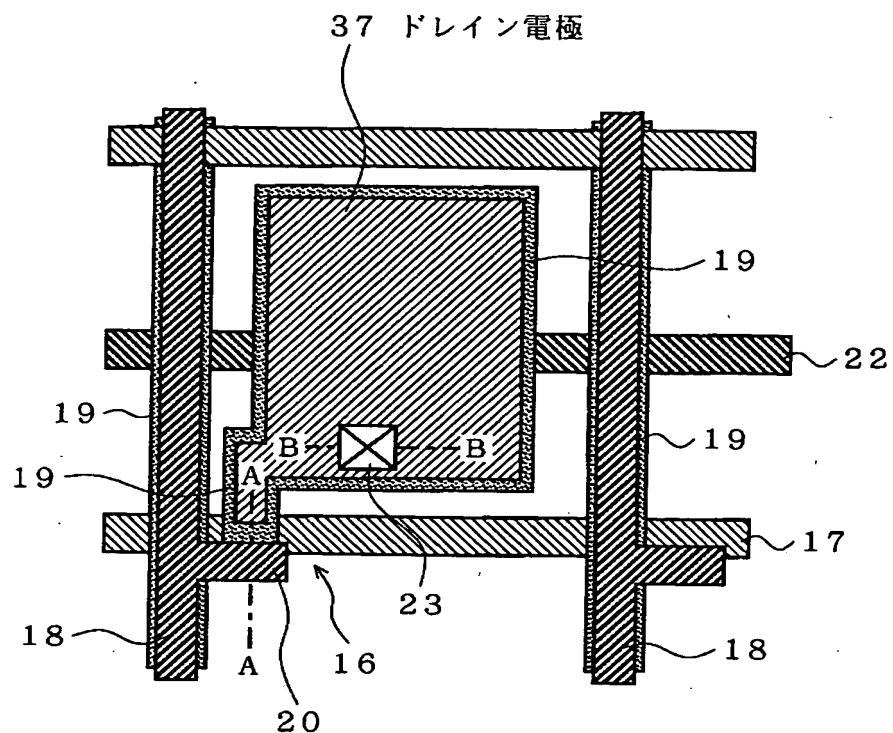
【図4】



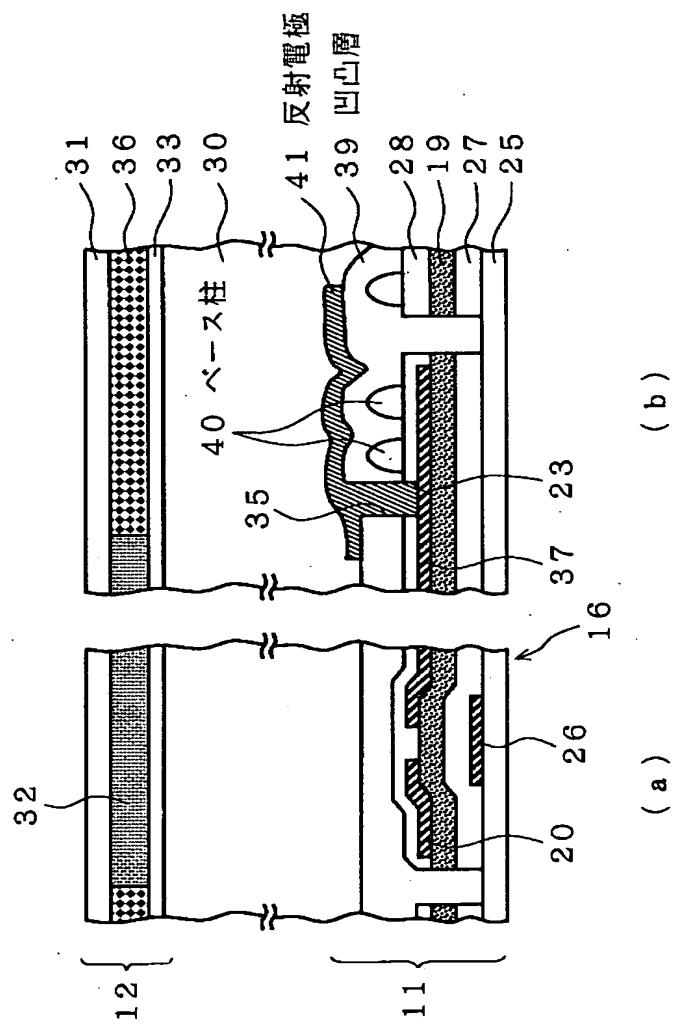
【図5】



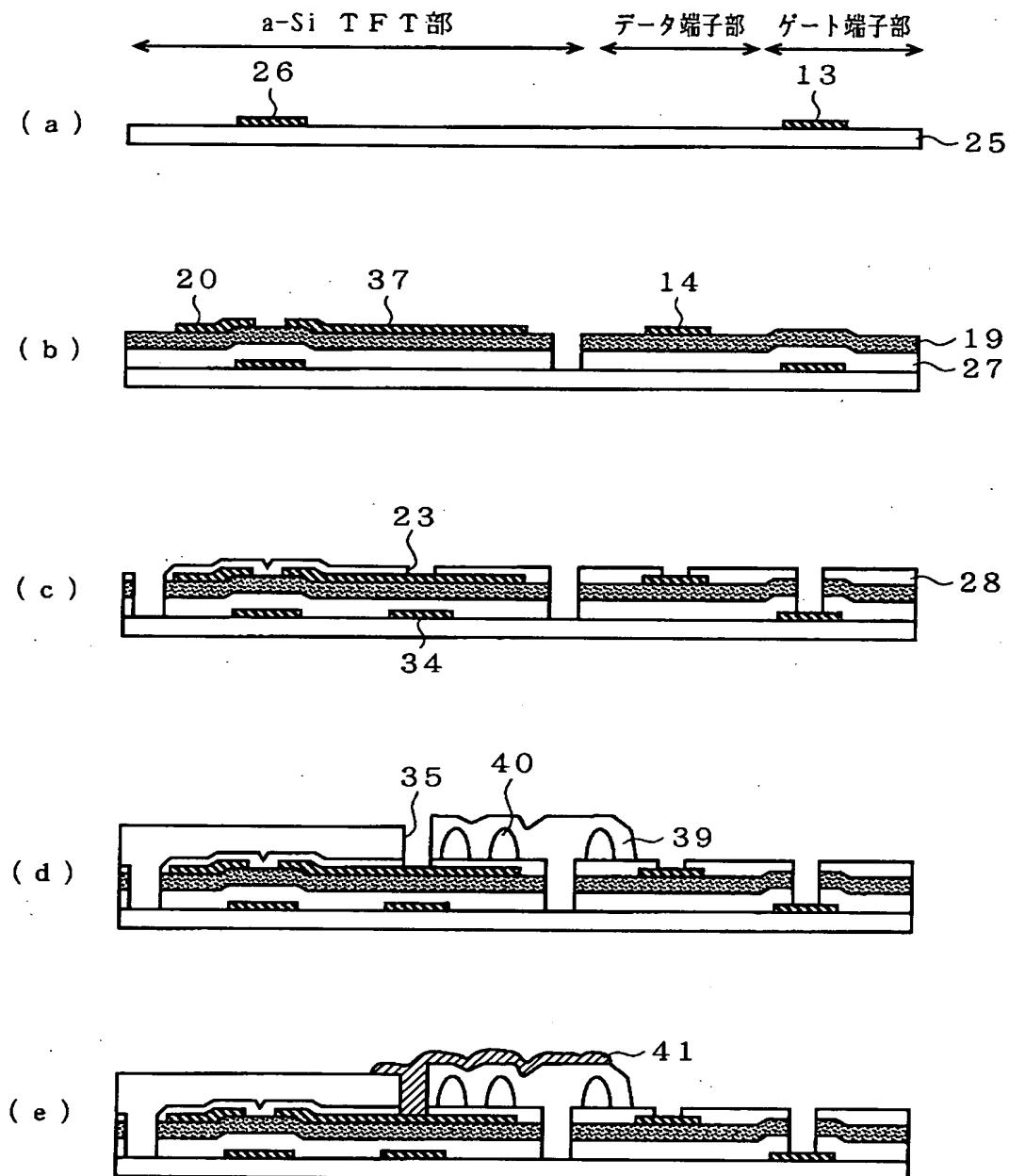
【図6】



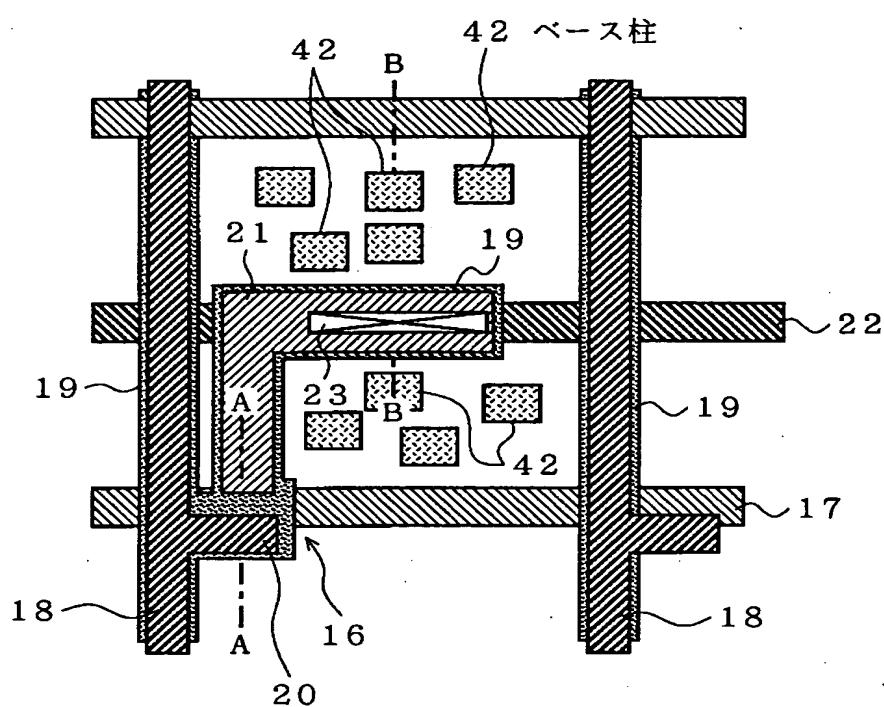
【図7】



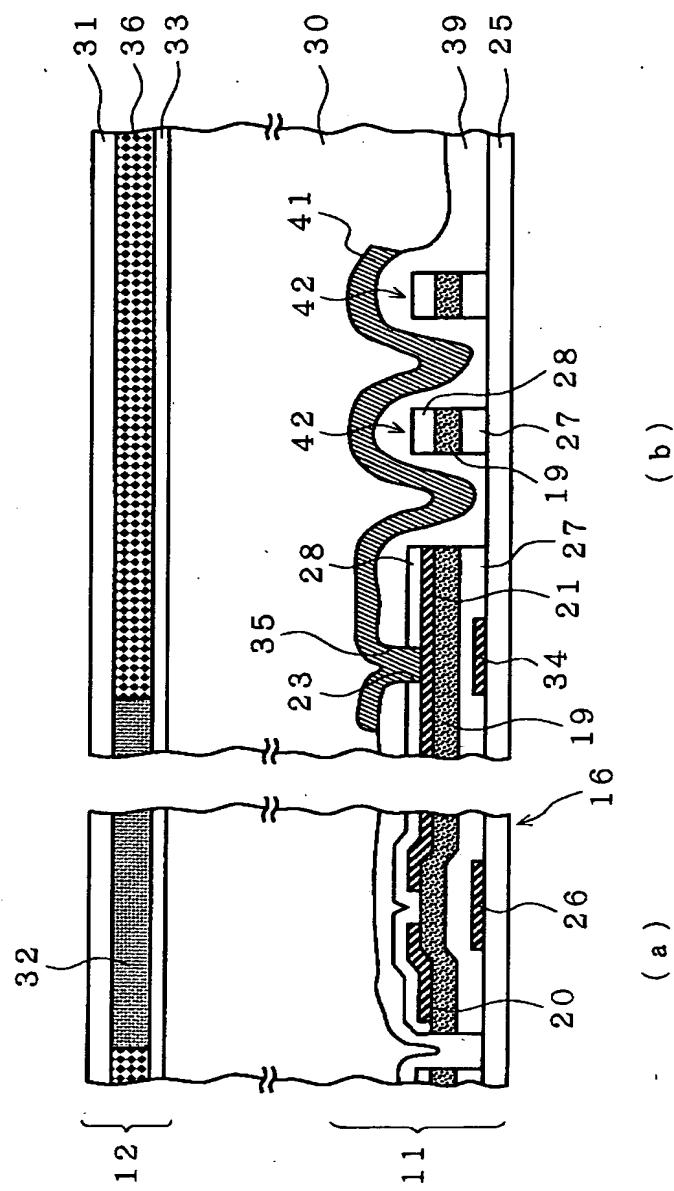
【図8】



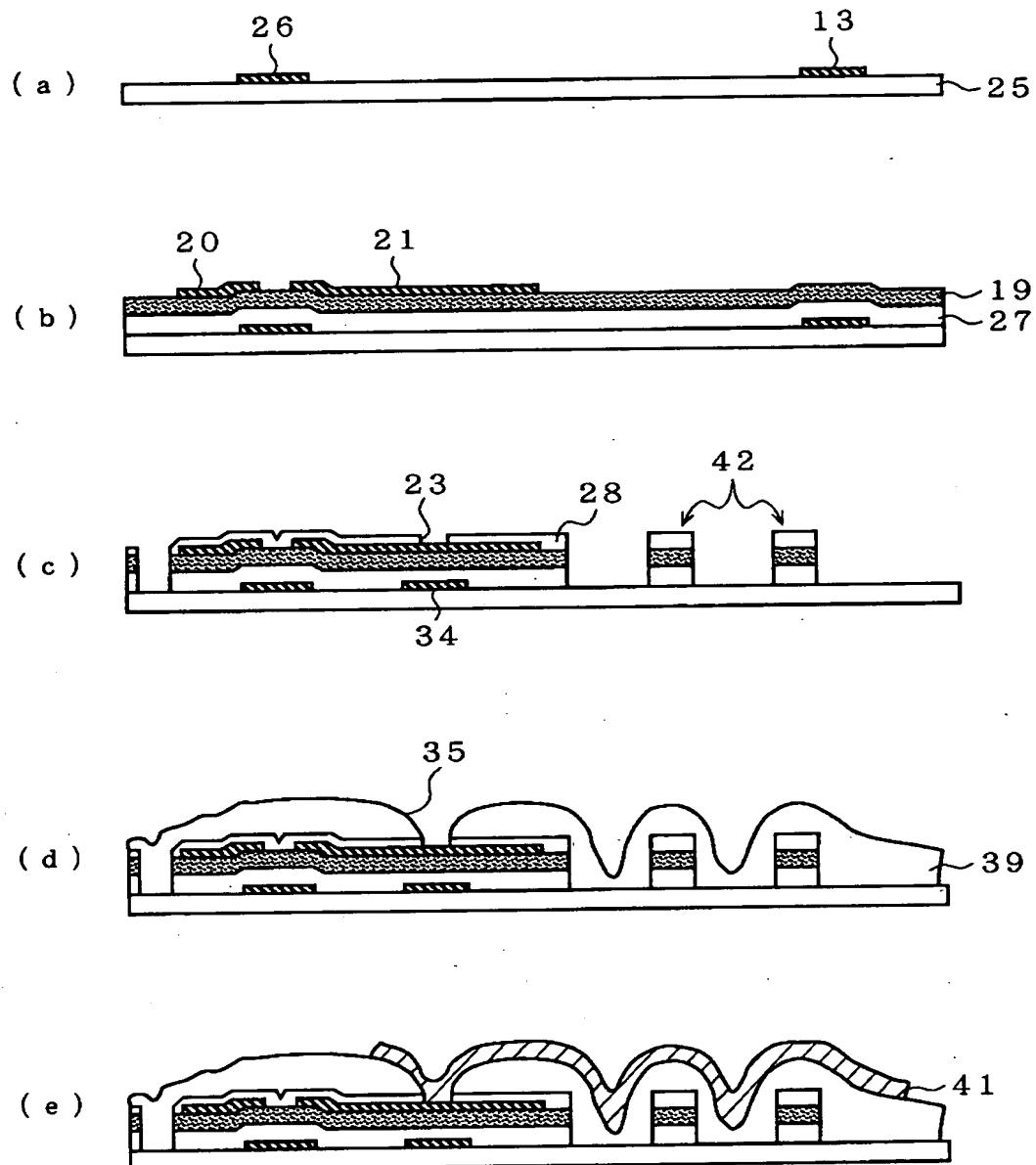
【図9】



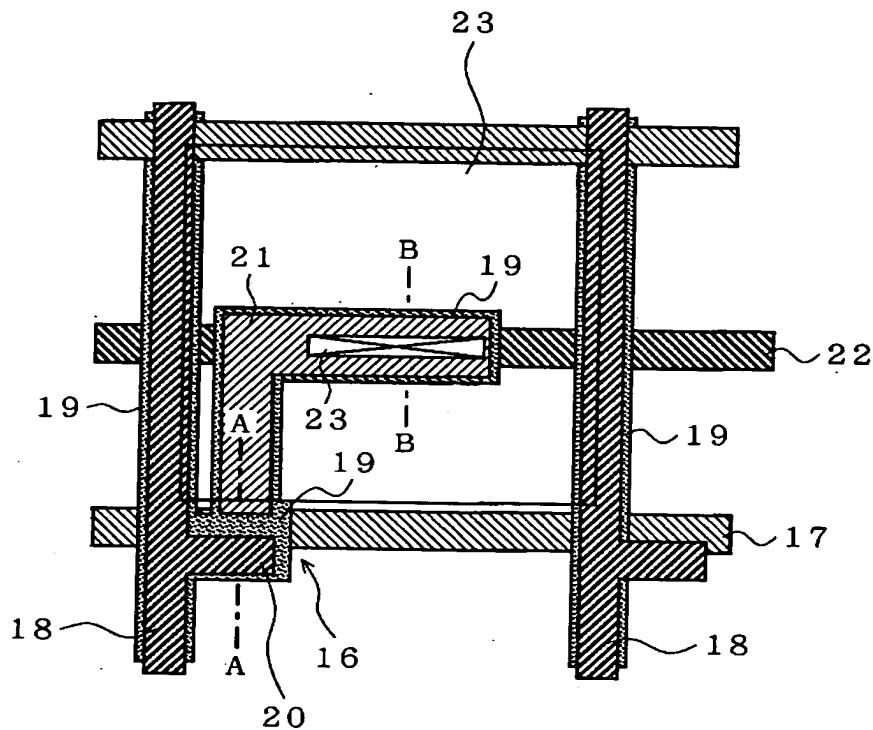
【図10】



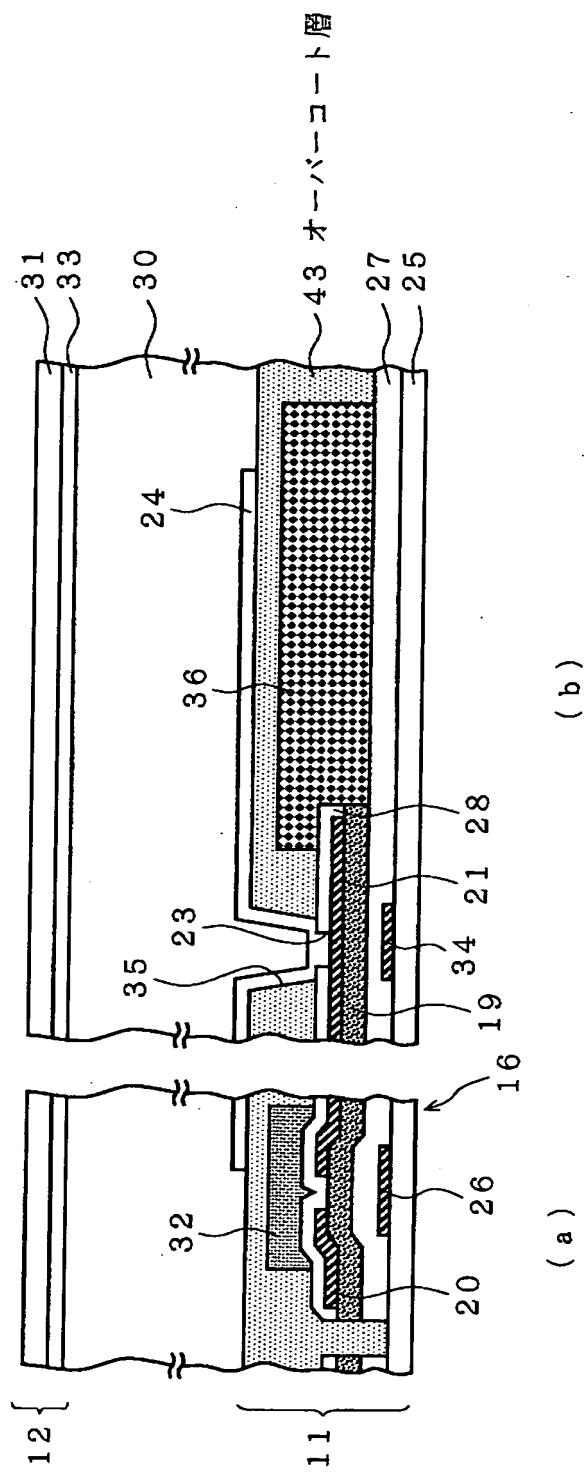
【図11】



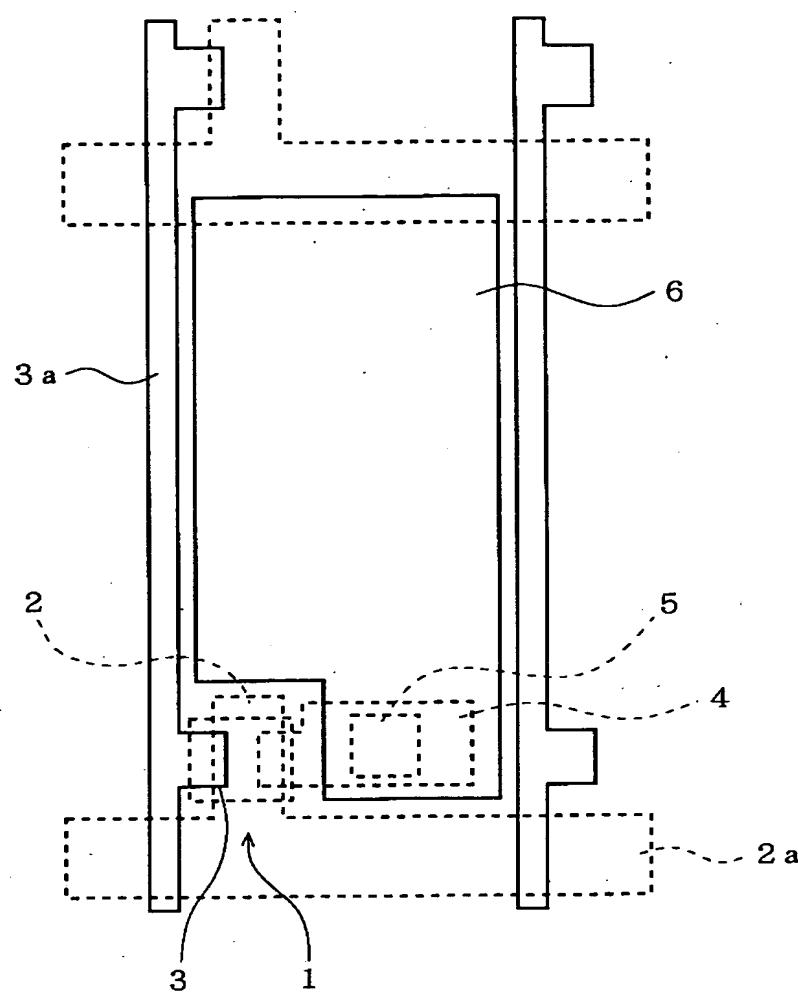
【図12】



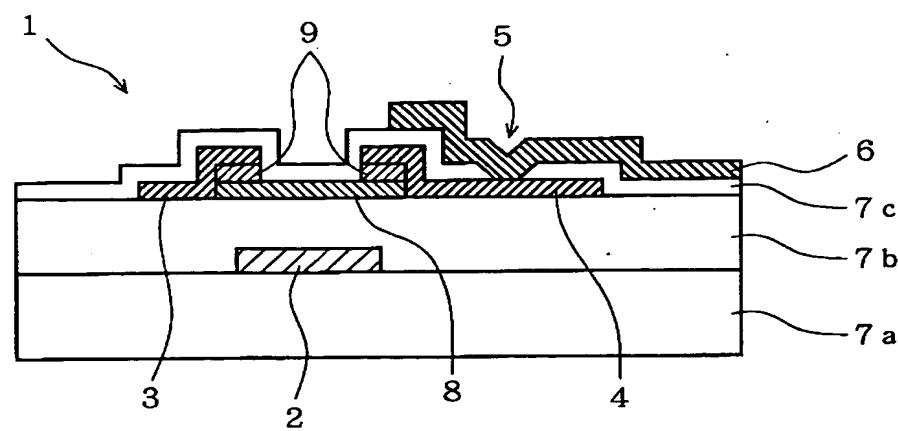
【図13】



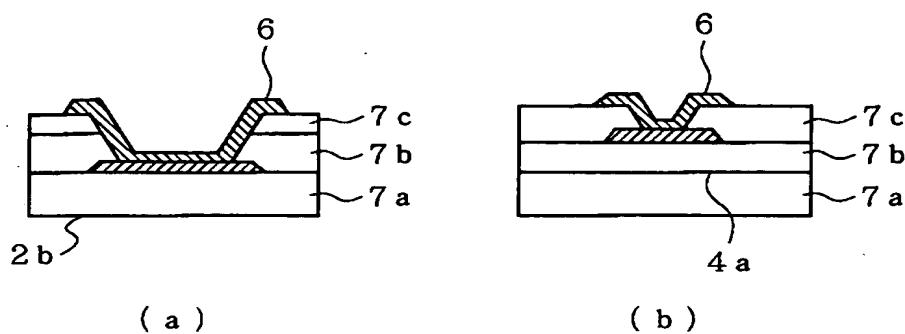
【図14】



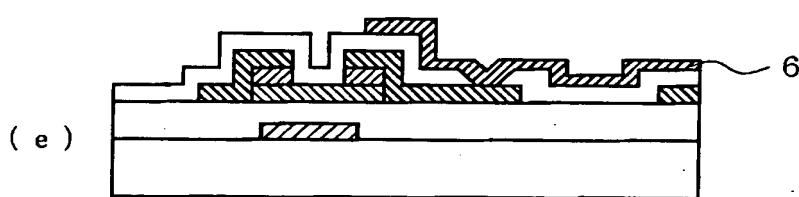
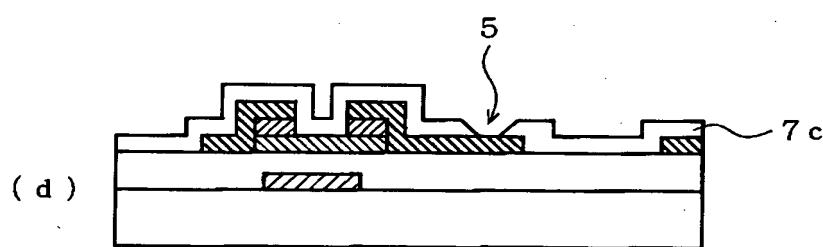
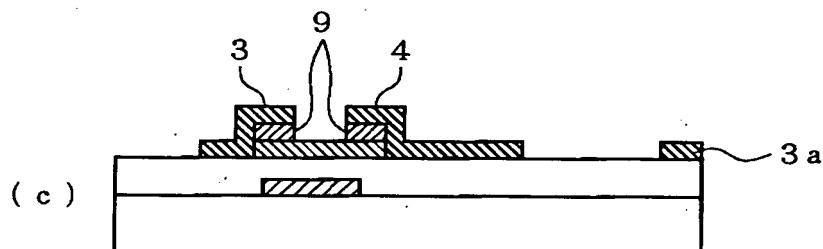
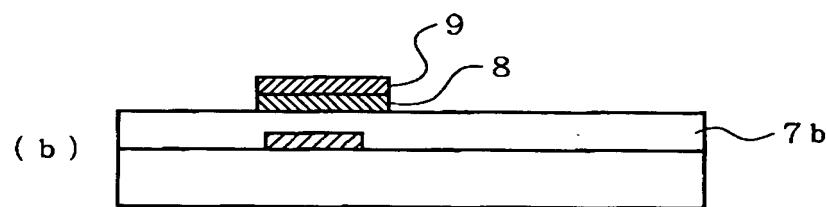
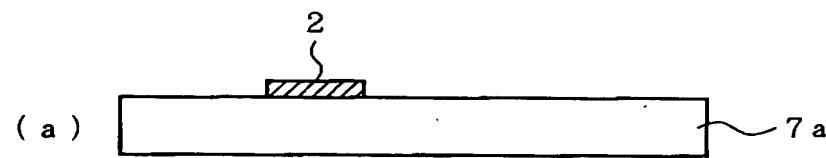
【図15】



【図16】



【図17】



【書類名】 要約書

【要約】

【課題】 トランジスタ基板に有機膜を設けて性能を高めた液晶表示装置を、より少ない製造工程数により製造することができ、生産性を向上させることができるもの液晶表示装置用トランジスタ基板及びその製造方法を提供する。

【解決手段】 透明絶縁性基板25の上に、ゲート電極26、ゲート絶縁膜27、半導体層19、ソース電極20及びドレイン電極21、パッシバーション膜28が、記載順に積層され、対向基板12との間に液晶層30を充填して対向配置された液晶表示装置用トランジスタ基板において、データ配線18及びドレイン電極21の下の半導体層19と、ソース電極20の下の半導体層19を切り離した。

【選択図】 図1

出願人履歴情報

識別番号 [000004237]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 東京都港区芝五丁目7番1号

氏 名 日本電気株式会社